

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-171420

(43)Date of publication of application : 26.06.1998

(51)Int.Cl.

G09G 3/36  
G02F 1/133

(21)Application number : 08-335662

(71)Applicant : SHARP CORP

(22)Date of filing : 16.12.1996

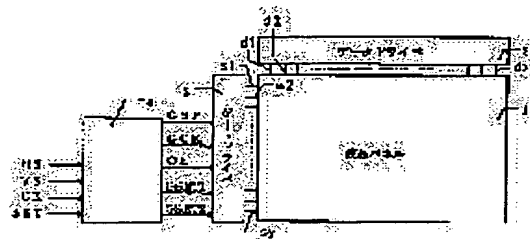
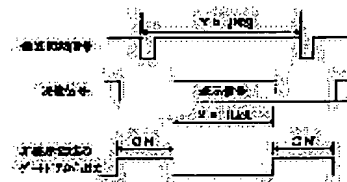
(72)Inventor : TOMIYOSHI EI

## (54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To prevent a lack of charging in a non-display signal period of a liquid crystal cell and to make the constitution simple and low-cost in the case where video signals different by the number of picture elements can be also displayed.

**SOLUTION:** This device is provided with a liquid crystal panel 1, a data driver 2 which drives data lines of the liquid crystal panel 1, and a gate driver 3 which drives scan lines of the liquid crystal panel. If a video signal having the number of picture element different from that in the vertical direction of the liquid crystal panel 1 is inputted to bring about a part where a picture is not displayed on the display face of the liquid crystal panel 1, a prescribed voltage is supplied to picture elements of this part in a non-display signal period of the video signal.



## LEGAL STATUS

[Date of request for examination] 28.01.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3505543

[Date of registration] 26.12.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-171420

(43) 公開日 平成10年(1998) 6月26日

(51) Int.Cl. <sup>8</sup>	識別記号	F I
G 0 9 G 3/36		G 0 9 G 3/36
G 0 2 F 1/133	5 5 0	G 0 2 F 1/133 5 5 0

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21) 出願番号 特願平8-335662

(22) 出願日 平成 8 年(1996) 12月16日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 富吉 暎

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

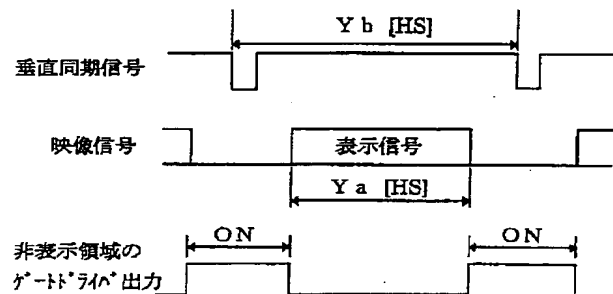
(74) 代理人 弁理士 岡田 和秀

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置

(57) 【要約】

【課題】 画素数の異なる映像信号についても表示可能な液晶表示装置において液晶セルの非表示信号期間での充電不足をなくしかつ構成のシンプル化とコストダウン化の実現。

【解決手段】 液晶パネル1と、液晶パネル1のデータラインを駆動するデータドライバ2と、液晶パネル1のスクランラインを駆動するゲートドライバ3とを備え、液晶パネル1の垂直方向の画素数と異なる画素数の映像信号が入力され、液晶パネル1の表示面に映像の表示されない部分が生じる時に、液晶パネル1の映像の表示されない部分の画素には、映像信号の非映像信号期間に所定の電圧が供給される。



## 【特許請求の範囲】

【請求項1】アクティブマトリクス型液晶パネルと、前記液晶パネルのデータラインを駆動するデータドライバと、前記液晶パネルのスキャンラインを駆動するゲートドライバとを備えるアクティブマトリクス型液晶表示装置において、  
前記液晶パネルの垂直方向の画素数と異なる画素数の映像信号が入力され、前記液晶パネルの表示面に映像の表示されない部分が生じる時に、前記液晶パネルの映像の表示されない部分の画素を構成する液晶セルにはそれに

つながるスイッチ素子を介して所定期間の間、所定の充電に必要な電圧が選択的に供給可能とされていることを特徴とするアクティブマトリクス型液晶表示装置。  
【請求項2】前記ゲートドライバは前記映像信号の水平同期信号もしくはそれに類する信号に応じてシフトするシフトレジスタを備え、前記映像信号の垂直走査期間内の水平同期信号数が前記液晶パネルの垂直方向の画素数より小さい場合に、非表示信号期間を表示するスイッチ素子につながる前記スキャンラインのみを全部同時にオン状態にすることができる機能を有することを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置。

【請求項3】前記ゲートドライバは前記映像信号の水平同期信号もしくはそれに類する信号に応じてシフトするシフトレジスタを備え、前記映像信号の垂直走査期間内の水平同期信号数が前記液晶パネルの垂直方向の画素数より小さい場合に、非映像信号期間を表示するスイッチ素子につながる前記スキャンラインのうち、複数のスキャンラインを同時にオン状態にすることができる機能を有することを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置。

【請求項4】前記ゲートドライバは前記映像信号の水平同期信号もしくはそれに類する信号に応じてシフトするシフトレジスタを備え、外部からの設定信号によりシフトレジスタの任意の途中段から走査信号を出力でき、走査を行わないシフトレジスタの出力は外部からの制御信号により同時に走査信号を出力することのできる機能を有することを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置。

【請求項5】前記映像信号の垂直走査期間内の水平同期信号数が前記液晶パネルの垂直方向の画素数より小さい場合に、映像の表示部分を前記液晶パネルのほぼ中央とし、映像の表示されない部分を上下に設けたことを特徴とする請求項2ないし4いずれか記載のアクティブマトリクス型液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス型液晶表示装置に関し、特に表示できる液晶パネルの画面より小さい表示データを表示する場合に、液晶パ

ネルの1画素に対して映像信号の1データを表示し、かつ全液晶画素を駆動するアクティブマトリクス型液晶表示装置に関する。

## 【0002】

【従来の技術】液晶表示装置として、従来、TFT (Thin Film Transistor) やMIM (Metal Insulator Metal) 素子などを用いた、いわゆるアクティブマトリクス方式の液晶表示装置が知られている。

【0003】図12はアクティブマトリクス型液晶表示装置の基本構成を示す図であり、図13はアクティブマトリクス型液晶パネルの構成例を示す図であり、図14はゲートドライバの構成を示すブロック図である。

【0004】アクティブマトリクス型液晶表示装置は、図12に示すようにアクティブマトリクス型液晶パネル1と、データドライバ2と、ゲートドライバ3とを有する。

【0005】アクティブマトリクス型液晶パネル1は、図13に示すように、マトリクス状に配置された液晶セル $C_{mn}$  ( $m=1\sim x$ ,  $n=1\sim y$ ,  $C_{11}$ , ...,  $C_{xy}$ ) と、データドライバ2から延びるデータライン $d_m$  ( $d_1$ ,  $d_2$ , ...,  $d_x$ ) と、ゲートドライバ3から延びるスキャンライン $s_n$  ( $s_1$ ,  $s_2$ , ...,  $s_y$ ) と、各液晶セル $C_{mn}$ と対応するデータライン $d_m$ とを接続するように配置されかつ対応するゲートがスキャンライン $s_n$ に接続された薄膜トランジスタTFT $m_n$  (TFT $_{11}$ , ..., TFT $_{xy}$ ) と、全ての液晶セル $C_{mn}$ と接続されている共通電極VCOMとを有する。

【0006】スキャンライン $s_n$ にはゲートドライバ3から走査パルス $P_n$  ( $P_1$ ,  $P_2$ , ...,  $P_y$ ) が順次印加され、この走査パルス $P_n$ に応じて各行の薄膜トランジスタTFT $m_n$ がスキャンライン $s_n$ 毎に順次オン状態になる。データドライバ2からは、各行の薄膜トランジスタTFT $m_n$ がオン状態になるのに応じて、表示データに対応する電圧がデータライン $d_m$ に出力される。したがって、走査パルス $P_n$ に応じて表示データに対応する電圧がその行の液晶セル $C_{mn}$ に印加される。

【0007】走査パルス $P_n$ が次の行に印加されると、その行の薄膜トランジスタTFT $m_n$ はオフ状態になり、すべての行に走査パルス $P_n$ が印加されて再び走査パルス $P_n$ が印加されるまではその行の薄膜トランジスタTFT $m_n$ はオフ状態のままであるから、液晶セル $C_{mn}$ に印加された電圧はその時まで維持される。このようにしてすべての行の液晶セル $C_{mn}$ に表示データに対応した電圧が印加されると1画面の表示が終了する。この1画面の表示サイクルを通常フレームと称する。

【0008】また、垂直方向のすべての行を表示するという意味から、1垂直表示期間と称する場合もある。

【0009】ゲートドライバ3は、図14に示すように、シフトレジスタ31と、レベルシフタ32と、出力バッファ33とを有する。シフトレジスタ31には垂直

同期信号V SYNCあるいはそれと同周期の信号GSPと水平同期信号H SYNCあるいはそれと同周期の信号GCKとが入力され、垂直同期信号に応じて発生する走査パルスP<sub>n</sub>が水平同期信号に応じて順次シフトレジスタ31内をシフトしていく。シフトレジスタ31の出力する順次シフトする走査パルスP<sub>n</sub>はレベルシフタ32を介して出力バッファ33からスキャンラインs<sub>n</sub>に出力される。

【0010】現在、コンピュータ等の表示装置としてはCRT（陰極線管）が一般的に使用されているが、薄型で電力消費が低い表示装置として液晶表示装置、特にアクティブマトリクス型液晶表示装置の使用が増加している。そこで、映像信号の画素数と表示装置の画素数とが同じであればCRT及び液晶表示装置共なら問題がないが、映像信号の画素数が表示装置の画素数よりも小さい場合には、液晶表示装置の場合、そのままだと液晶表示装置として必要な走査期間が1水平同期期間以上あるいは、1垂直同期期間以上であるため、特開平8-54601号公報に記述されているような液晶駆動方法を用いないことには正常に表示できないとされている。

【0011】以下に、この公報に記述の液晶駆動方法について図15に示される従来の駆動方法の原理説明図を参照して簡単に説明すると、映像信号の垂直方向の画素数が表示装置の垂直方向の画素数よりも小さい場合には、非映像信号期間のゲートドライバ駆動用クロックを映像信号期間のゲートドライバ駆動用クロックよりも高い周波数のものとして1垂直同期期間内に表示装置としての走査を完了しようとするものである。この方法を用いれば映像信号の画素数が表示装置の画素数よりも小さい場合でも液晶表示装置に表示することができる。

【0012】

【発明が解決しようとする課題】従来の液晶駆動方法において、垂直方向のゲートドライバ駆動用クロックは液晶に電圧を印加する時間に関係し、その周波数が早ければ早いほど液晶セルに電圧を印加する時間が短くなる。すなわち、従来の液晶駆動方法において非映像信号期間におけるゲートドライバ駆動用クロックの周期は映像信号期間のゲートドライバ駆動用クロックの周期よりも短くなるため、非映像信号期間のゲートドライバ駆動用クロックの周期が液晶セルに所望の電圧を充電するのに必要な時間以上であれば問題ないのだが、画素数や液晶パネルの特性などによってはかなり時間が足りないことになりかねない。液晶セルへの充電時間が足りないと、液晶セルに所望の電圧が印加されていないことになるため、結果的には液晶セルにDCレベルの電圧が印加され、液晶セルが焼き付きによる劣化を起こす可能性があるという課題があるものとなっていた。また、非映像信号期間の垂直方向のクロックは従来の垂直方向のクロックと異なるため、何らかの方法で非映像信号期間の垂直方向のクロックを作成することが必要であり、そのため

の回路が必要となるという課題があるものとなっていた。

【0013】このため、本発明は映像信号の画素数が液晶表示装置の画素数よりも小さい場合においても液晶セルの劣化を引き起こすことなくデータを表示させることのできるアクティブマトリクス型液晶表示装置を実現することを目的としている。

【0014】

【課題を解決するための手段】本発明においては、上述した課題を解決するために、アクティブマトリクス型液晶パネルと、液晶パネルのデータラインを駆動するデータドライバと、液晶パネルのスキャンラインを駆動するゲートドライバとを備えるアクティブマトリクス型液晶表示装置において、図1で示すような垂直同期信号と映像信号とが入力される場合に、その入力される映像信号の垂直方向の画素数が液晶パネルの垂直方向の画素数と異なる、例えば小さい、画素数であるために液晶パネルの表示面に映像の表示されない部分（非表示領域）が生じる時には、液晶パネルの映像の表示されない部分の画素を構成する液晶セルにはそれにつながるスイッチ素子を介して所定期間の間、所定の充電に必要な電圧が選択的に供給可能にゲートドライバを制御するようにしている。

【0015】

【発明の実施の形態】以下に本発明の実施の形態のアクティブマトリクス型液晶表示装置について図面を参照して詳しく説明する。

【0016】まず、図2を参照して本発明の各実施の形態に共通のアクティブマトリクス型液晶表示装置の構成について説明すると、符号1は水平方向にxの画素、垂直方向にyの画素を有する図13で示すような構成を有する液晶パネルであり、2は液晶パネル1のデータラインd<sub>m</sub>（m=1～x）を駆動するデータドライバであり、3は液晶パネル1のスキャンラインs<sub>n</sub>（n=1～y）に走査パルスP<sub>n</sub>を印加するゲートドライバであり、4は外部から入力される同期信号HS、VS、CK入力に加えて制御信号SET入力をもちゲートドライバ3に必要な信号を供給するためのゲートドライバ制御回路である。

【0017】ゲートドライバ3は図3を参照して説明するように、基本的には従来のそれと同様にしてシフトレジスタ31、レベルシフタ32、出力バッファ33を有しているが、さらにシフトレジスタ31の内部構成が従来のシフトレジスタに相当するシフトレジスタ部312の他にこのシフトレジスタ部312を制御するためのシフトレジスタ制御部311を持っているとともに、シフトレジスタ31とレベルシフタ32との間にシフトレジスタ31の出力をレベルシフタ32に出力する、しない等を制御するためのセクタ34を備えている。ここで、シフトレジスタ31にてゲートドライバ用スタート

パルスGSP入力を基準としてゲートドライバ用クロックGCK入力により順次シフトする走査パルスを作成するわけであるが、ゲートドライバ3は液晶表示装置に与えられてくる垂直映像信号の画素数が当該表示装置の液晶パネルにおける垂直画素数よりも小さいなどの表示モードの違いにより、そのゲートドライバ3の出力 $i$  ( $i = 1, 2, \dots, n$ )は通常の走査パルス $P_n$ を出力するものと、非映像表示期間のみパルスを出力するものとをセレクトするか、あるいはシフトレジスタ31におけるシフト段数を変える必要がある。このため、シフトレジスタ31においても任意のシフト段数が選択できるように、何らかのシフト段数設定GSET1およびGSET2入力によりシフトレジスタ部312の制御を行うシフトレジスタ制御部311を有している。また、セレクタ34にて通常の走査パルスを出力するものと、非映像表示期間のみパルスを出力するものとをセレクトし、非映像表示期間でのそのパルスの幅は外部からの制御信号OEによるものとする。また、本発明の各実施の形態においては液晶パネル1はSVGA(水平800×垂直600の画素数)対応のものとし、入力される同期信号、映像信号はVGA(水平640×垂直480の画素数)の場合について説明される。図4はVGAの一般的な入力信号例である。図4より、VGAの垂直同期信号の周期は525(HS)であり、これは液晶パネル1の垂直方向の画素数である600画素数よりも小さいから通常そのままでは表示できない。

【0018】また、この際に使用するゲートドライバ3の概略図を図5に示す。図5のゲートドライバ3の出力数がG1～G120の120であることから、実際にはこのゲートドライバ3を5個使用して液晶パネル1の垂直画素数600に合わせた出力数600としてこれによって液晶パネル1のスキャンラインを駆動する。この場合の構成を示すブロック図を図6に示す。図6において各ゲートドライバ3はゲートドライバ制御回路4から前述のようなゲートドライバ駆動信号を入力し液晶パネル1のスキャンライン部OG1～OG600に走査パルスを出力する。

【0019】以下、各実施の形態について説明する。

#### 【0020】第1実施の形態

図7は本発明の第1実施の形態の垂直同期信号、映像信号、制御信号OE、スキャンラインに対するパルスの波形図である。この際の液晶表示装置の構成は図6で示す通りである。第1実施の形態では525(HS)の垂直同期信号期間に対し、液晶パネル1のスキャンライン部のうち、OG61～OG540の合計480(HS)を映像信号の表示(表示信号期間)に使い、OG1～OG60及びOG541～OG600の各スキャンライン部それぞれにつながる液晶パネル1内のスイッチ素子としての薄膜トランジスタTFTそれぞれのすべてを制御信号OEによって表示信号期間以外の期間(非表示信号期

間)525-480=45(HS)すべてにおいてその期間中、同時にオン(ON)状態にして液晶セルには所望の電圧を充電するのに十分な時間が与えられるようにしているものである。これは、非表示信号期間として液晶パネル1のスキャンライン部OG1～OG60とOG541～OG600とを担当する2つのゲートドライバ3はそれぞれゲートドライバ制御回路4からのゲートドライバ駆動信号によりシフトレジスタ31のシフト段数を通常の120段から60段に変更し、かつ、OG1に対してゲートドライバ3の出力G1が接続されている場合、OG1～OG60を担当するゲートドライバ3は出力G61から通常シフトを始め、OG541～OG600を担当するゲートドライバ3は出力G60にて通常シフトを終えるようにする。このうえ、OG1～OG60を担当するゲートドライバ3の出力G1～G60、OG541～OG600を担当するゲートドライバ3の出力G61～G120を制御信号OEにより同時に薄膜トランジスタTFTをオン状態にできる出力を行うことによって実現できる。

【0021】このようにして本第1実施の形態においては、映像信号の垂直方向の画素数が液晶表示装置の画素数よりも小さい場合において、1垂直同期期間内に液晶表示装置としての走査を完了させるに当たり、上述公報のように非映像信号期間のゲートドライバ駆動用クロックを映像信号期間のゲートドライバ駆動用クロックよりも高い周波数にするといったクロック方式とはせずに、上述のようにして制御信号OEによって薄膜トランジスタTFTをオン状態とするようにしたから、液晶パネル1内の液晶セルには十分な充電時間を与えられることで液晶セルが焼き付けによる劣化を起こすことがないし、また、従来のように非表示信号期間の垂直方向のクロックを従来の垂直方向のクロックと異なるようにするためのクロック作成が不要となり構成のシンプル化とコストダウンが可能となるのである。

【0022】本発明の第1実施の形態による液晶パネル1の表示例を図8に示す。図8において液晶パネル1における11は480(HS)の表示信号による映像表示領域を示している。第1実施の形態においても図8の映像表示領域11のようにVGA信号(水平640×垂直480画素)を液晶パネル1に表示することができる。第1実施の形態では、液晶パネル1の垂直方向中央に映像表示領域11を表示するためにゲートドライバ3等を設定したが、もちろんこの限りではなく、たとえば液晶パネル1のスキャンライン部OG481～OG600を非映像表示領域とすることも可能である。

#### 【0023】第2実施の形態

図9は本発明の第2実施の形態の波形図である。この際の液晶表示装置の構成は図6で示す通りである。第2実施の形態では液晶パネル1のスキャンラインのうち、OG61～OG540までの480(HS)を表示信号と

して映像信号の表示に使い、OG1～OG60及びOG541～OG600のスキャンライン部につながる液晶パネル1内の薄膜トランジスタTFTを制御信号OEによって非表示信号期間45(HS)のうちの35(HS)において同時にオン状態にするものである。この場合は第1実施の形態と同じ構成にて制御信号OEのバース幅を変更するだけで実現できる。これはゲートドライバ3が制御信号OEによって任意の出力から薄膜トランジスタTFTをオン状態にできる出力を行うことができるからである。第2実施の形態においても図8の映像表示領域11のようにVGA信号を液晶パネル1に表示することができる。第2実施の形態では、OG1～OG60及びOG541～OG600の各スキャンライン部それぞれにつながる薄膜トランジスタTFTそれぞれを制御信号OEによって非表示信号期間45(HS)のうちの35(HS)において同時にオン状態にしているが、別に薄膜トランジスタTFTをオン状態にする期間は非表示信号期間よりも小さければよく、例えば30(HS)でもよい。

【0024】このようにして第2実施の形態においても液晶パネル1内の液晶セルには所望の電圧を十分に充電できる時間が与えられるから、その焼き付けがなく、また上述のように従来のクロック作成が不要であるから構成のシンプル化とコストダウンとが可能となる。

【0025】なお、第2実施の形態では第1実施の形態と同様に液晶パネル1の垂直方向の中央に映像表示領域11を表示するためにゲートドライバ3等を設定したが、もちろんこの限りではなく、たとえば液晶パネル1のスキャンライン部OG481～OG600を非映像表示領域とすることも可能である。

#### 【0026】第3実施の形態

図10は本発明の第3実施の形態の波形図である。この際の液晶表示装置の構成は図6で示す通りである。第3実施の形態では、第2実施の形態とは異なり、液晶パネル1のスキャンライン部のうち、OG56～OG545までを映像信号などの表示に使い、OG1～OG55及びOG546～OG600のスキャンライン部それぞれにつながる薄膜トランジスタTFTそれぞれを制御信号OEによって同時にオン状態にするものである。こうして第3の実施の形態では35(HS)分同時に液晶パネル1内の薄膜トランジスタTFTをオン状態にしている。これは、液晶パネル1のスキャンライン部OG1～OG55及びOG546～OG600を担当する2つのゲートドライバ3はゲートドライバ制御回路4からのゲートドライバ駆動信号によりシフトレジスタ31のシフト段数を通常の120段から65段に変更し、かつ、OG1に対してゲートドライバ3の出力G1が接続されている場合、OG1～OG55を担当するゲートドライバ3は出力G56から通常シフトを始め、OG546～OG600を担当するゲートドライバ3は出力G65にて

通常シフトを終えるようにする。このうえ、OG1～OG55を担当するゲートドライバ3の出力G1からG55、OG541～OG600を担当するゲートドライバ3の出力G66からG120を制御信号OEにより同時に薄膜トランジスタTFTをオン状態にする出力を行うことによって実現できる。すなわち、非表示信号期間でも何らかの信号がきているため、表示信号期間のように通常の走査パルスにて液晶パネル1のスキャンラインを駆動しても良いが、そのままではスキャンしきれないため、スキャンできないスキャンラインにつながる薄膜トランジスタTFTを制御信号OEにより同時にオン状態にするようにする。

【0027】第3実施の形態においても図8の映像表示領域11のようにVGA信号を液晶パネル1に表示することができる。第3実施の形態では、OG1～OG55及びOG546～OG600の各スキャンライン部それぞれにつながる薄膜トランジスタTFTそれぞれを制御信号OEによって同時にオン状態にしているが、別に同時に薄膜トランジスタTFTをオン状態にするスキャンライン部はこの限りではなく、OG1～OG50及びOG541～OG600の各スキャンライン部それぞれにつながる薄膜トランジスタTFTそれぞれを同時にオン状態にしてもよい。また、薄膜トランジスタTFTそれぞれをオン状態にする期間は、1垂直同期信号のうち通常の走査パルスにて液晶パネル1のスキャンライン部を駆動している期間を除いた期間以下であればよく、例えば30(HS)でもよい。また、第3実施の形態では上述の実施の形態と同様に液晶パネル1の垂直方向の中央に映像表示領域を表示するためにゲートドライバ3等を設定したが、もちろんこの限りではなく、たとえば液晶パネル1のスキャンライン部のOG481～OG600を非映像表示領域とすることも可能である。

【0028】このようにして第3実施の形態においても液晶パネル1内の液晶セルには所望の電圧を十分に充電できる時間が与えられるから、その焼き付けがなく、また上述のように従来のクロック作成が不要であるから構成のシンプル化とコストダウンとが可能となる。

#### 【0029】第4実施の形態

図11は本発明の第4実施の形態の波形図である。この際の液晶表示装置の構成は図6で示す通りである。第4実施の形態では液晶パネル1のスキャンライン部のうち、OG61～OG540までを映像信号の表示に使い、OG1～OG60の各スキャンライン部それぞれにつながる薄膜トランジスタTFTそれぞれを制御信号OE1によって、及びOG541～OG600の各スキャンライン部それぞれにつながる薄膜トランジスタTFTそれぞれを制御信号OE2によってそれぞれオン状態にするものである。この場合は第1実施の形態と同じ構成にて液晶パネル1のスキャンライン部OG1～OG60を担当するゲートドライバ3にOE1を入力し、OG5

41～OG600を担当するゲートドライバ3にOE2を入力するだけで実現できる。これは、実施の形態のゲートドライバ3が制御信号OEによって任意の出力を薄膜トランジスタTFTをオン状態にできる出力が出力できるからである。

【0030】第4実施の形態においても図8の映像表示領域11のようにVGA信号を液晶パネル1に表示することができる。第4実施の形態では、制御信号OE1とOE2は非表示信号期間を等分するように見えるが、実際はそれぞれ独立して考えることができ、別にOE1及びOE2はそれぞれ非表示信号期間よりも少なければよく、例えば30(HS)でもよい。また、各ゲートドライバに制御信号OEが複数入力できるのであれば、例えば、OG1～OG30、OG1～OG30、OG541～OG570、OG571～OG600の各スキャンライン部それぞれにつながる薄膜トランジスタTFTそれぞれを制御信号OE1、OE2、OE3、OE4によってそれぞれ同時にオン状態にできる出力を行うこともできる。また、第4実施の形態では上述の実施の形態と同様に垂直方向の中央に映像表示領域を表示するためにゲートドライバ3等を設定したが、もちろんこの限りではなく、たとえば液晶パネル1のスキャンライン部OG481～OG600を非映像表示領域とすることも可能である。

【0031】このようにして第4実施の形態においても液晶パネル1内の液晶セルには所望の電圧を十分に充電できる時間が与えられるから、その焼き付けがなく、また上述のように従来のクロック作成が不要であるから構成のシンプル化とコストダウンとが可能となる。

【0032】以上の各実施の形態では、SVGAを表示できる液晶パネル1にてVGA信号を表示する方法について述べているが、もちろんXGA（水平1024×垂直768画素数）を表示できる液晶パネル1にてVGA信号やSVGA信号を表示しても良く、その他の解像度の場合においても同様の方法にて液晶パネル1に映像表示領域を表示することができることは容易に想像できる。

【0033】

【発明の効果】以上のように本発明によれば、液晶の表示画素より表示ドット数の小さい映像信号を表示することが可能になり、1液晶パネルで各表示モードに対応することが可能になり、液晶表示装置をより汎用的に使用

することが可能であるのみならず、液晶パネルの垂直方向の画素数と異なる画素数の映像信号が入力され、液晶パネルの表示面に映像の表示されない部分が生じるときに、液晶パネルの映像の表示されない部分の画素に対応する液晶セルには所定期間の間、スイッチ素子を介して所定の充電に必要な電圧を選択的に供給可能としたから、液晶セルへの充電に必要な時間を与えられ、結果として液晶セルが充電時間の不足で焼き付けたりすることがないうえに、従来では必要であった非表示信号期間の垂直方向のクロックを作成する必要がなくなり、構成のシンプル化とコストダウン化とが可能になる。

【図面の簡単な説明】

【図1】 本発明の液晶表示装置の波形図

【図2】 図1の波形図を実現するための液晶表示装置のブロック図

【図3】 図1の波形図を実現するためのゲートドライバのブロック図

【図4】 本発明の実施例にて使用する液晶表示装置の入力波形図

【図5】 本発明の実施例にて使用するゲートドライバの概略図

【図6】 本発明の実施例にて使用する液晶表示装置のブロック図

【図7】 本発明の第1実施例を示す液晶表示装置の波形図

【図8】 本発明の実施例にて実現できる液晶パネルの表示例を示す図

【図9】 本発明の第2実施例を示す液晶表示装置の波形図

【図10】 本発明の第3実施例を示す液晶表示装置の波形図

【図11】 本発明の第4実施例を示す液晶表示装置の波形図

【図12】 従来の液晶表示装置のブロック図

【図13】 従来の液晶パネルの構成例を示す図

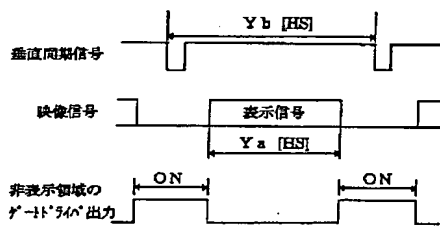
【図14】 従来のゲートドライバの構成例を示す図

【図15】 従来の液晶表示装置の波形図

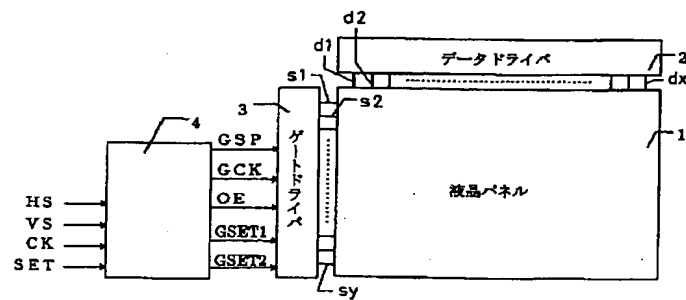
【符号の説明】

- |   |             |
|---|-------------|
| 1 | 液晶パネル       |
| 2 | データドライバ     |
| 3 | ゲートドライバ     |
| 4 | ゲートドライバ制御回路 |

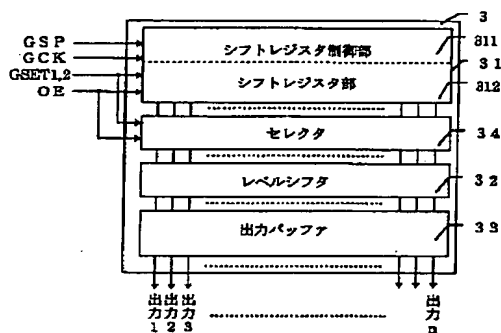
【図1】



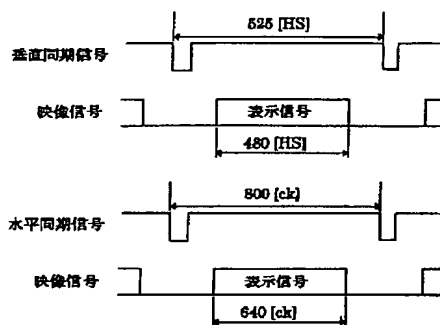
【図2】



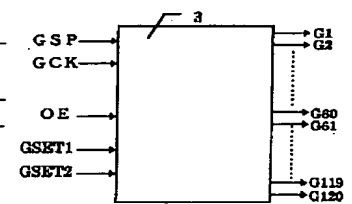
【図3】



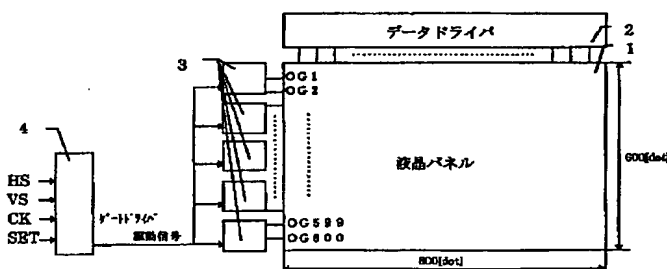
【図4】



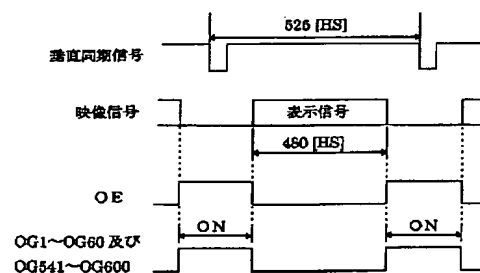
【図5】



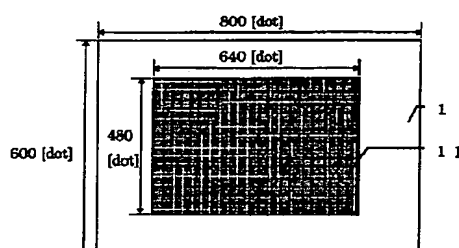
【図6】



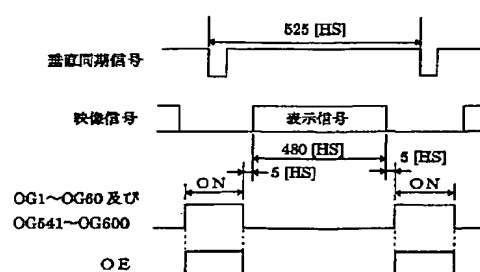
【図7】



【図8】

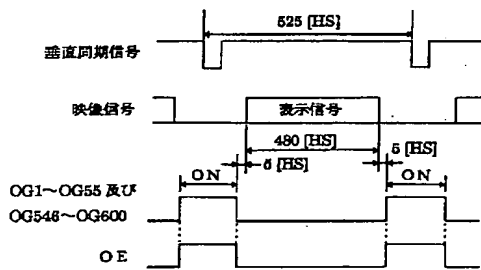


【図9】

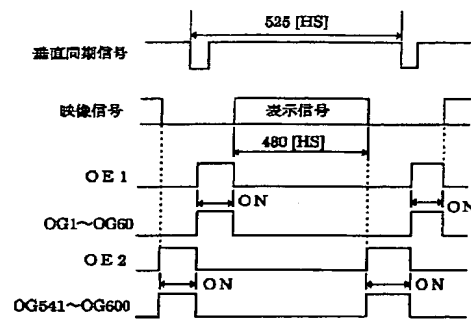




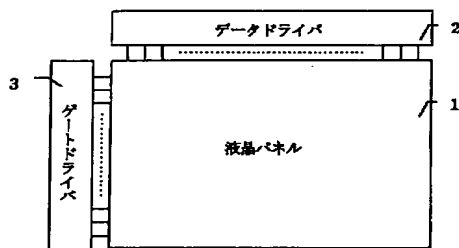
【図10】



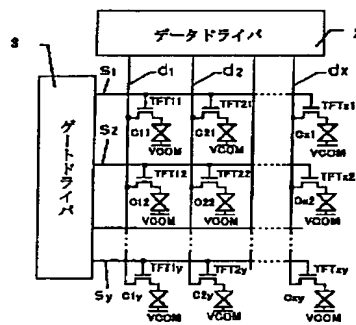
【図11】



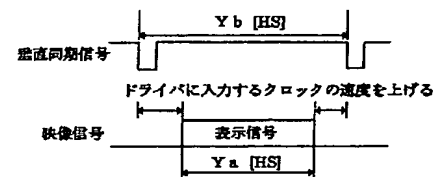
【図12】



【図13】



【図15】



【図14】

